

⑯ BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENT- UND  
MARKENAMT

⑯ Patentschrift  
⑯ DE 100 56 546 C 1

⑯ Int. Cl. 7:  
**G 11 C 11/22**  
G 11 C 7/24

DE 100 56 546 C 1

⑯ Aktenzeichen: 100 56 546.8-53  
⑯ Anmeldetag: 15. 11. 2000  
⑯ Offenlegungstag: -  
⑯ Veröffentlichungstag:  
der Patenterteilung: 20. 6. 2002

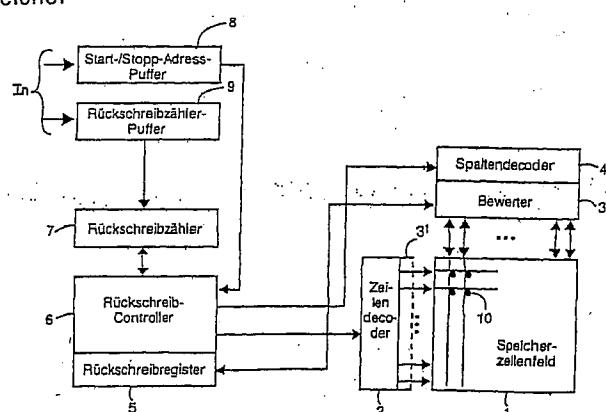
Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

⑯ Patentinhaber:  
Infineon Technologies AG, 81669 München, DE  
⑯ Vertreter:  
Müller - Hoffmann & Partner Patentanwälte, 81667  
München

⑯ Erfinder:  
Künd, Michael, Dr., 81371 München, DE; Salchner,  
Reinhard, 85540 Haar, DE  
⑯ Für die Beurteilung der Patentfähigkeit in Betracht  
gezogene Druckschriften:  
US 59 53 245 A  
US 59 12 835 A

⑯ Anordnung und Verfahren zur Erhöhung der Speicherdauer und der Speichersicherheit in einem ferroelektrischen oder ferromagnetischen Halbleiterspeicher

⑯ Die Erfindung betrifft eine Anordnung und ein Verfahren zur Erhöhung der Speicherdauer und der Speichersicherheit in einem ferroelektrischen oder ferromagnetischen Halbleiterspeicher, bei der bzw. dem zur Erhöhung der remanenten Polarisation bzw. Magnetisierung unter Ausnutzung des Imprint-Effektes der Speicherinhalt in die jeweils gleichen Speicherzellen mehrmals eingeschrieben wird.



DE 100 56 546 C 1

## Beschreibung

[0001] Die vorliegende Erfindung betrifft eine Anordnung und ein Verfahren zur Erhöhung der Speicherdauer und der Speichersicherheit in einem ferroelektrischen oder ferromagnetischen Halbleiterspeicher (FeRAM bzw. MRAM) nach dem Oberbegriff des Patentanspruchs 1 bzw. 4.

[0002] Die Speicherdauer – auch Retention- oder Rückhaltezeit genannt – und die Speichersicherheit eines in einem Speicherchip realisierten ferroelektrischen oder ferromagnetischen Halbleiterspeichers sind für eine große Anzahl von Anwendungen dieser Halbleiterspeicher kritische Parameter. Denn die Speicherdauer und letztlich auch die Speichersicherheit werden in allen bisher eingesetzten Technologien durch die "Unzulänglichkeit" des jeweils verwendeten Materials bestimmt. Als Beispiel hierfür soll ein DRAM (Dynamischer RAM) angeführt werden, bei dem der begrenzende Faktor für die Speicherdauer durch den Ladungsverlust des Speicher kondensators infolge verschiedener materialabhängiger Leckmechanismen gegeben ist. Zum Ausgleich dieses Ladungsverlustes sind bei DRAMs Refreshzyklen erforderlich.

[0003] Bei DRAMs ist dieser Ladungsverlust so groß, dass sie als flüchtige Halbleiterspeicher bezeichnet werden. Ohne die Refreshzyklen wäre die Speicherdauer in DRAMs 25 für praktische Anwendungen nicht ausreichend.

[0004] Die Speicherdauer spielt aber auch bei den sogenannten nichtflüchtigen Halbleiterspeichern, wie den ferroelektrischen Halbleiterspeichern (FeRAMs) und den ferromagnetischen Halbleiterspeichern (MRAMs) eine nicht zu unterschätzende Rolle.

[0005] Denn auch bei FeRAMs und bei MRAMs sind über längere Zeiten Verluste an Polarisation (FeRAM) bzw. Magnetisierung (MRAM) zu beobachten.

[0006] Ferroelektrische und ferromagnetische Materialien haben die Eigenschaft, dass sich ihre Hystereseschleife, in der die Abhängigkeit der Polarisation bzw. Magnetisierung vom elektrischen bzw. magnetischen Feld aufgetragen ist, bei häufig wiederholtem Durchfahren abhängig von der Richtung des angelegten elektrischen bzw. magnetischen Feldes verschiebt. Dies ist ein den ferroelektrischen und ferromagnetischen Materialien intrinsischer Effekt (Imprint).

[0007] In der US 5,912,835 ist ein nichtflüchtiger ferroelektrischer Speicher der eingangs genannten Art beschrieben, bei dem eine Refresh-Schaltung einen Zähler hat, der die seit einem vorangehenden Daten-Refresh abgelaufene Zeit zählt. Überschreitet der Zählerwert eine vorbestimmte Zeitdauer, so wird eine erneute Daten-Refresh-Sequenz eingeleitet.

[0008] Weiterhin ist aus der US 5,953,245 eine Halbleiter speichervorrichtung bekannt, bei der eine Steuereinrichtung Wärme oder gepulste Spannung für eine bestimmte Zeitdauer an Speicherzellen anlegt, um so einen Einschreibvorgang zu beschleunigen.

[0009] Es ist nun Aufgabe der vorliegenden Erfindung, 55 eine Anordnung und ein Verfahren zur Erhöhung der Speicherdauer und der Speichersicherheit in einem ferroelektrischen oder ferromagnetischen Halbleiterspeicher zu schaffen, bei der bzw. dem die Speicherdauer und die Speichersicherheit mittels einfacher Maßnahmen erheblich gesteigert werden können.

[0010] Diese Aufgabe wird erfindungsgemäß durch eine Anordnung mit den Merkmalen des Patentanspruches 1 bzw. durch ein Verfahren mit den Merkmalen des Patentanspruches 4 gelöst.

[0011] Vorteilhafte Weiterbildungen der Erfindung ergeben sich aus den Unteransprüchen.

[0012] Die erfindungsgemäße Anordnung und das erfin-

dungsgemäße Verfahren nutzen in vorteilhafter Weise den oben erwähnten intrinsischen Effekt der ferroelektrischen und ferromagnetischen Materialien aus: da durch häufig wiederholtes Durchfahren der jeweiligen Hystereseschleife 5 sich diese abhängig von der Richtung des angelegten elektrischen oder magnetischen Feldes verschiebt, können auf diese Weise die remanente Polarisation bzw. die remanente Magnetisierung, d. h. die Größe des gespeicherten digitalen Signales, und damit auch die Speicherdauer erhöht werden.

[0013] Die erfindungsgemäße Anordnung kann ohne weiteres in die Speicherchips von FeRAMs bzw. MRAMs integriert werden. Besonders vorteilhaft ist die Anwendung der Erfindung dann, wenn von einem Speicherchip mit einem FeRAM oder MRAM eine hohe Speicherdauer bzw. Speichersicherheit eingehalten werden muss, was beispielsweise dann gilt, wenn die Speicherchips in Karten für Zugangskontrollen eingesetzt werden oder die Speicherchips allgemein personenbezogene Informationen enthalten.

[0014] Die erfindungsgemäße Anordnung bzw. das erfindungsgemäße Verfahren ermöglicht so eine Kombination der Vorteile eines schnellen Schreibens, einer niedrigen verwendeten Spannung und einer hohen Wiederbeschreibbarkeit von FeRAMs oder MRAMs mit einer langen Speicherdauer und damit Speichersicherheit eines FLASH-Speichers.

[0015] Die erfindungsgemäße Anordnung ist relativ einfach aufgebaut, da sie im wesentlichen lediglich ein Rückschreibregister und einen Rückschreib-Controller benötigt: 35 in das Rückschreibregister wird der Inhalt von Speicherzellen eines Speicherzellenfeldes n-fach ( $n \geq 1$ ) rückgeschrieben. Vorzugsweise gilt dabei  $n \gg 1$ , wobei n beispielweise zwischen 100 und 1000 liegen oder aber auch größer als 1000 sein kann. Der Rückschreib-Controller lässt den in das Rückschreibregister rückgeschriebenen Inhalt von Speicherzellen des Speicherzellenfeldes über den ohnehin vorhandenen Zeilendecodierer bzw. Spaltendecodierer erneut in das Speicherzellenfeld einschreiben.

[0016] Das erfindungsgemäße Verfahren lässt sich in wenigen Verfahrensschritten ausführen: 40 Zunächst wird ein Speicherzellenfeld mit der zu speichernden Information beschrieben. Sodann wird ein spezieller Rückschreibmodus eingeleitet, wobei festgelegt wird, wie oft das jeweilige Datum der einzelnen Speicherzellen zurückgeschrieben werden soll, was beispielweise n-fach geschehen kann ( $n \geq 1$ ). Mittels des Rückschreib-Controllers wird dann in das Rückschreibregister jede Speicherzelle ausgelesen, ihr Inhalt bewertet und dieselbe Speicherzelle wieder n-fach nach n-maligem Bewerten beschrieben. Die Anzahl n des Auslesens und Wiederbeschreibens kann in einem Rückschreibzähler gesetzt werden. Die für das Zurückschreiben erforderliche Zeit kann reduziert werden, indem mehrere Speicherzellen gleichzeitig beschrieben werden.

[0017] Durch Angabe von Start- und Stoppadressen eines zu schreibenden Bereiches des Speicherzellenfeldes ist es möglich, nur einen Teil des jeweiligen Speicherchips mit der erfindungsgemäßen Anordnung zu versehen bzw. dem erfindungsgemäßen Verfahren zu unterwerfen, so dass ausschließlich in diesem Teil die Polarisation bzw. Magnetisierung und damit sowohl die Speicherdauer als auch die Speichersicherheit, beispielsweise gegenüber einer erhöhten Temperatur gesteigert wird.

[0018] Nachfolgend wird die Erfindung anhand der Zeich-

nungen näher erläutert. Es zeigen:

[0019] Fig. 1 eine schematische Darstellung des Normalzustandes einer Hysterese bei einer ferroelektrischen Speicherzelle,

[0020] Fig. 2 den Zustand einer Hysterese nach häufigem Anlegen eines positiven elektrischen Feldes an eine ferroelektrische Speicherzelle,

[0021] Fig. 3 den Zustand einer Hysterese nach häufigem Anlegen eines negativen elektrischen Feldes an eine ferroelektrische Speicherzelle und

[0022] Fig. 4 ein Blockschaltbild der erfindungsgemäßen Anordnung.

[0023] In den Fig. 1 bis 3 sind Hysteresekurven für ein ferroelektrisches Material gezeigt. Dabei ist jeweils die Polarisation P in Abhängigkeit von dem angelegten elektrischen Feld E aufgetragen.

[0024] Entsprechende Hysteresekurven werden für magnetisches Material erhalten, wenn deren Magnetisierung M in Abhängigkeit von einem angelegten Magnetfeld H ausgewertet wird. Demgemäß sind auf den Achsen der Hysteresekurven der Fig. 1 bis 3 zusätzlich zu der Polarisation P und dem elektrischen Feld E noch die Magnetisierung M und das Magnetfeld H in Klammern eingetragen.

[0025] Fig. 1 zeigt den Normalzustand der Hysterese P(E), also den Verlauf der Polarisation P in Abhängigkeit von dem angelegten elektrischen Feld E. Die remanente Polarisation Pr ist dabei unabhängig von der Richtung des angelegten elektrischen Feldes E gleich groß, d. h.  $|P_r| = |P_l|$ .

[0026] In Fig. 2 ist der Verlauf der Hystereseschleife P(E) dargestellt, wie dieser nach häufigem Anlegen eines positiven elektrischen Feldes +E auftritt. Ein solches positives elektrisches Feld +E wird beispielsweise zum Schreiben einer "1" benötigt. In diesem Fall ist aber  $|P_l|$  erheblich größer als  $|P_r|$ , was auf den eingingen erläuterten intrinsischen Effekt (Imprint) zurückzuführen ist. Mit anderen Worten, die Polarisation ist nach häufigem Anlegen eines positiven elektrischen Feldes +E erheblich größer, was eine Steigerung der Speicherdauer und zusätzlich eine Vergrößerung der Speichersicherheit bedeutet.

[0027] Fig. 3 zeigt die aus dem Normalzustand von Fig. 1 nach links verschobene Hystereseschleife P(E), wie diese nach häufigem Anlegen eines negativen elektrischen Feldes -E erhalten wird. Ein solches negatives elektrisches Feld -E kann dem Schreiben einer "0" zugeordnet werden. In diesem Fall ist die positive Polarisation  $|P_l|$  erheblich größer als die negative Polarisation  $-P_r$ . Mit anderen Worten, durch mehrfaches Anlegen des negativen elektrischen Feldes lässt sich die Polarisation zum Schreiben beispielsweise eines "0"-Signales verstärken und damit die Speicherdauer und Speichersicherheit erhöhen.

[0028] Der Vollständigkeit halber sind in den Fig. 1 bis 3 auch die Sättigungspolarisation  $P_{sat}$  und  $-P_{sat}$  sowie das Koerzitivfeld  $E_c$  und  $-E_c$  für den Fall eines ferroelektrischen Materials eingetragen.

[0029] Fig. 4 zeigt ein Blockschaltbild der erfindungsgemäßen Anordnung. Ein Speicherzellenfeld 1 ist mit einem Spaltendecoder 2 und über einen Bewerter 3 mit einem Zeilendecoder 4 verbunden. Der Zeilendecoder 2 und der Spaltendecoder 4 sind jeweils an einen Rückschreib-Controller 6 angeschlossen, der über ein Rückschreibregister 5 mit dem Bewerter 3 in Verbindung steht. Der Rückschreib-Controller 6 ist mit einem Rückschreibzähler 7 verbunden. Außerdem sind noch ein Start-/Stopp-Adress-Puffer 8 und ein Rückschreibzähler-Puffer 9 vorgesehen, die zwischen Eingängen 10 und dem Rückschreib-Controller 6 bzw. dem Rückschreibzähler 7 liegen.

[0030] Der Bewerter 3 kann anstelle mit dem Spaltendecoder 4 auch mit dem Zeilendecoder 2 verbunden sein, wie

dies durch ein Bezugssymbol 3<sup>1</sup> angedeutet ist.

[0031] Über den Start-/Stopp-Adress-Puffer 8 werden Adressen in den Rückschreib-Controller 6 eingegeben, welche einen bestimmten Bereich im Speicherzellenfeld festlegen, in welchem die Speicherzellen einem mehrmaligen Rückschreiben zur Erhöhung ihrer Polarisation unterworfen werden sollen. Dieser Bereich kann gegebenenfalls auch das gesamte Speicherzellenfeld 1 umfassen.

[0032] Der Rückschreibzähler-Puffer 9 dient zur Eingabe einer Zahl n, mit welcher die einzelnen Speicherzellen zurückgeschrieben werden sollen.

[0033] Wenn das Speicherzellenfeld 1 in normaler Weise mit der zu speichernden Information beschrieben ist und zur Steigerung der Speicherzeit bzw. Speichersicherheit die remanente Polarisation erhöht werden soll, wird der Speicherchip in den Rückschreibmodus versetzt, indem in den Rückschreibzähler-Puffer 9 die Anzahl n für das Rückschreiben und in den Start-/Stopp-Adress-Puffer 8 die Adressen der rückzuschreibenden Speicherzellen des Speicherzellenfeldes 1 eingegeben werden. Der Rückschreib-Controller 6 liest dann über die Decoder 2 und 4 sowie den Bewerter 3 jede Speicherzelle – gegebenenfalls mehrere Speicherzellen gleichzeitig – aus, bewertet deren Inhalt und übernimmt den Inhalt in das Rückschreibregister 5. Nach jedem Auslesen des Inhaltes der jeweiligen Speicherzellen des Speicherzellenfeldes 1 in das Rückschreibregister 5 wird dieser Inhalt wieder in die entsprechenden Speicherzellen eingeschrieben. Mit anderen Worten, in die mehrmals zu beschreibenden Speicherzellen wird jeweils ein Speicherinhalt "0" oder "1" eingegeben, so dass in dieser Speicherzelle der Hysteresezustand der Fig. 2 bzw. 3 mit einer jeweils erhöhten Polarisation vorliegt.

[0034] Die erfindungsgemäße Anordnung und das erfindungsgemäße Verfahren nutzen so in vorteilhafter Weise den intrinsischen Effekt "Imprint" aus, um in dem Speicherchip mit ferroelektrischen oder ferromagnetischen Materialien, also einem FeRAM bzw. einem MRAM, die Speicherdauer und damit auch die Speichersicherheit zu erhöhen.

[0035] Der Aufwand für die erfindungsgemäße Anordnung ist äußerst gering, wie sich aus dem Beispiel von Fig. 4 ergibt. Da das Rückschreiben der Speicherzellen über den Rückschreib-Controller 6 und das Rückschreibregister 5 sehr rasch vorgenommen werden kann, lässt sich das erfindungsgemäße Verfahren in kurzer Zeit ausführen, so dass insgesamt der schaltungstechnische und zeitliche Aufwand zur Realisierung der erhöhten Polarisation bzw. Magnetisierung für einen FeRAM bzw. MRAM äußerst gering sind.

[0036] Die Erfindung kann bei allen Speichermaterialien angewandt werden, die Hystereseeigenschaften haben. Sie ist also insoweit nicht auf FeRAMs und MRAMs beschränkt.

#### Patentansprüche

1. Anordnung zur Erhöhung der Speicherdauer und der Speichersicherheit in einem ferromagnetischen oder ferroelektrischen Halbleiter-Speicher, umfassend: ein Speicherzellenfeld (1) mit einer Vielzahl von in Zeilen und Spalten angeordneten Speicherzellen (10), einen Zeilendecoder (2) und einen Spaltendecoder (4) zum Beschreiben der Speicherzellen (10), einen Bewerter (3) zum Bewerten der Inhalte der Speicherzellen (10), ein Rückschreibregister (5), in das der Inhalt des Speicherzellenfeldes (1) wenigstens teilweise n-fach ( $n \geq 1$ ) rückschreibbar ist und einen Rückschreib-Controller (6), der den in das Rückschreibregister (5) rückgeschriebenen Inhalt des Spei-

cherzellenfeldes (1) über den Zeilencode (2) und den Spaltendecoder (4) erneut in das Speicherzellenfeld (1) einschreiben lässt,  
gekennzeichnet durch

einen mit dem Rückschreib-Controller (6) verbundenen Rückschreibzähler (7), der die Anzahl des Rückschreibens des Inhalts des Speicherzellenfeldes (1) in das Rückschreibregister (5) zählt.

2. Anordnung nach Anspruch 1, gekennzeichnet durch einen Start-/Stopp-Adress-Puffer (8) zum Festlegen eines Bereiches des Speicherzellenfeldes (10) in welchem ein n-faches Rückschreiben der Speicherzellen (10) in das Rückschreibregister (5) erfolgen soll.

3. Anordnung nach einem der Ansprüche 1 bis 2, gekennzeichnet durch einen Rückschreibzähler-Puffer (9) zur Eingabe der Anzahl (n), in welcher das Rückschreiben des Speicherzellenfeldes (1) in das Rückschreibregister (5) vorzunehmen ist.

4. Verfahren zur Erhöhung der Speicherdauer und der Speichersicherheit in einem ferroelektrischen oder ferromagnetischen Halbleiterspeicher, dadurch gekennzeichnet, dass zur Vergrößerung der remanenten Polarisierung ( $P_b - P_r$ ) bzw. der remanenten Magnetisierung der Speicherinhalt n-fach ( $n \geq 1$ ) in den Halbleiterspeicher eingeschrieben, bewertet, zwischengespeichert und erneut in die jeweils gleichen Speicherzellen eingeschrieben und dabei gezählt wird.

Hierzu 2 Seite(n) Zeichnungen

Fig. 1

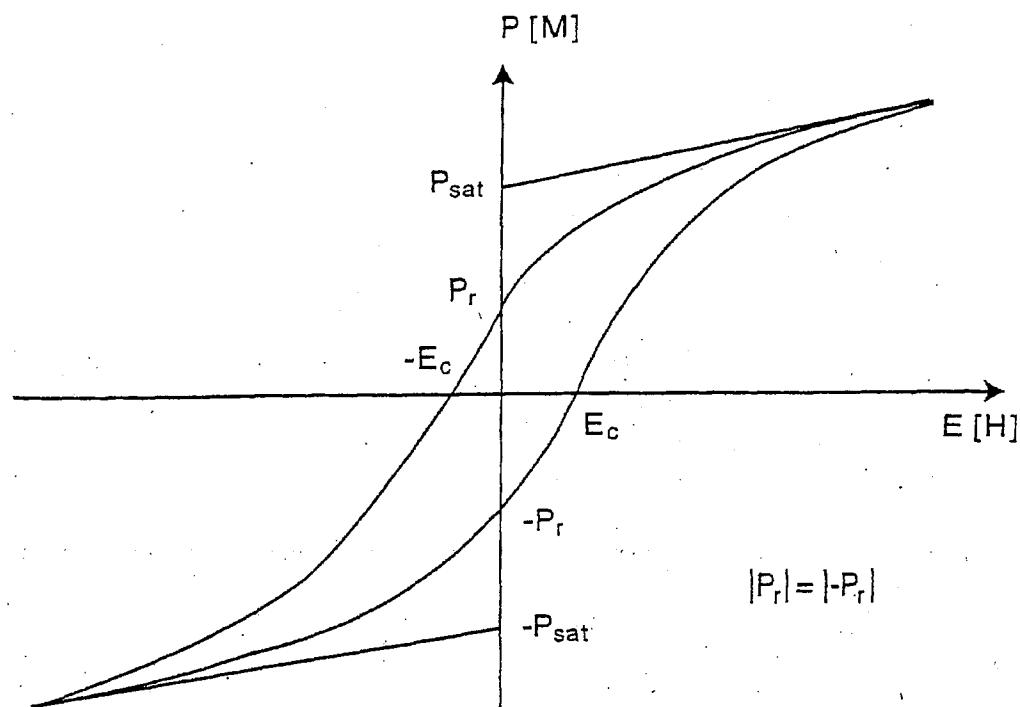


Fig. 2

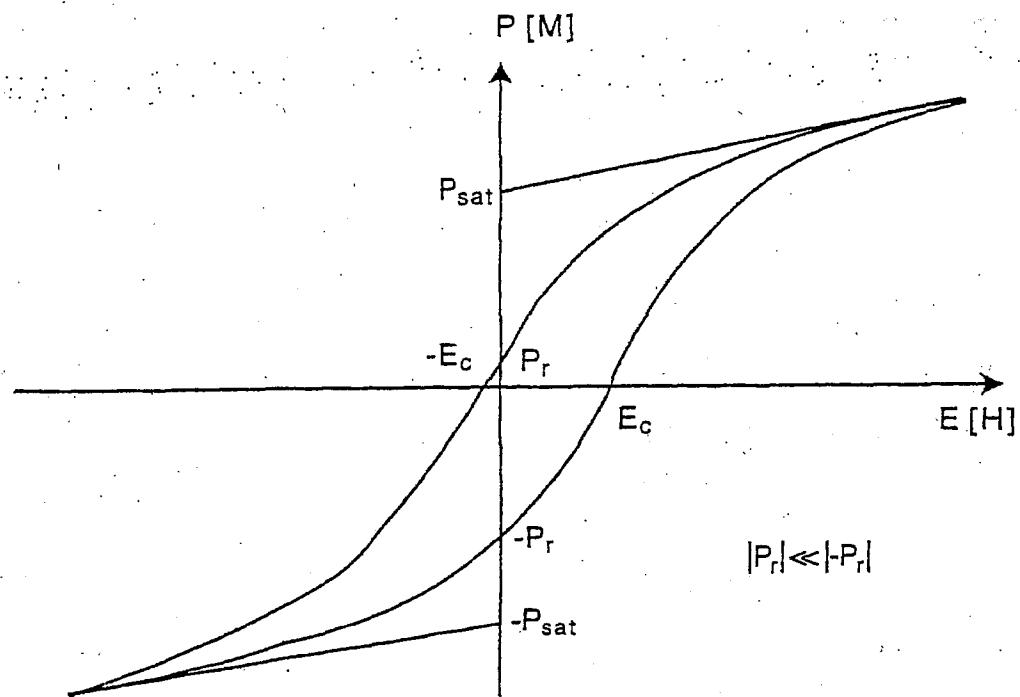


Fig. 3

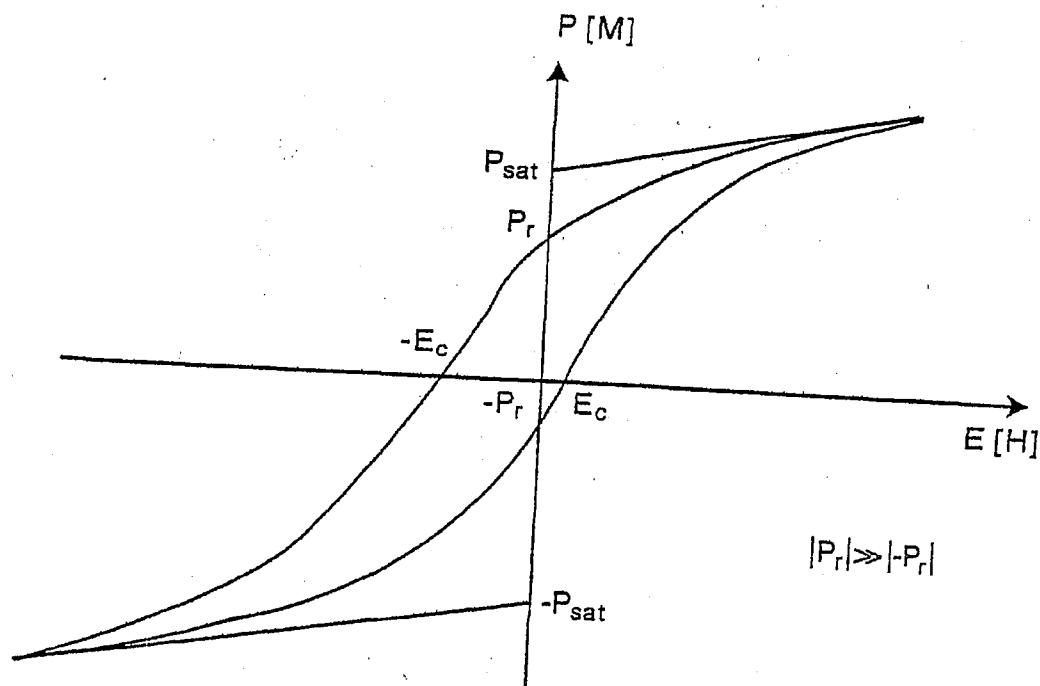


Fig. 4

